

PAT-NO: JP408055938A

DOCUMENT-IDENTIFIER: JP 08055938 A

TITLE: SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

PUBN-DATE: February 27, 1996

INVENTOR-INFORMATION:

NAME

DOI, KAZUHIDE

MIURA, MASAYUKI

HIRANO, NAOHIKO

OKADA, TAKASHI

HIRUTA, YOICHI

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP

COUNTRY

N/A

APPL-NO: JP06211711

APPL-DATE: August 15, 1994

INT-CL (IPC): H01L023/28, H01L021/56 , H01L023/04 , H01L023/10 ,
H01L023/29
 , H01L023/31

ABSTRACT:

PURPOSE: To provide a semiconductor device of high long-term reliability where a chip is mounted on a circuit board through the intermediary of solder bumps in a flip-chip bonding manner and a semiconductor device manufacturing method excellent in connection work.

CONSTITUTION: A semiconductor element (chip) 1 is mounted on a circuit board 2 through the intermediary of solder bumps 3 and connected to the wiring layer 8 of the circuit board 2, and a first resin 41 and a second resin 42 different from each other in Young's modulus are filled between the semiconductor element

1

and the circuit board 2. The first resin 41 which fills a gap between the chip 1 and the circuit board 2 and located under the center of the chip is higher in Young's modulus and harder than the second resin 42, so that it is capable of fixing enough the chip 1. Furthermore, the first resin 41 contains filler but the second resin 42 contains no filler, so that the second resin 42 is made to easily penetrate a narrow gap between the chip 1 and the circuit board 2. Even after a semiconductor device is repeatedly used, the center of the chip 1 is fixed by the first resin 41, so that a displacement difference between the upside and underside of a solder bump is small, and a semiconductor device of this constitution is prevented from deteriorating in long-term reliability.

COPYRIGHT: (C)1996,JPO

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-55938

(43)公開日 平成8年(1996)2月27日

(51)Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/28	Z	6921-4E		
21/56	E			
23/04	H			
23/10	B			
		6921-4E	H 0 1 L 23/ 30	B
審査請求 未請求 請求項の数5 F D (全 8 頁) 最終頁に続く				

(21)出願番号 特願平6-211711

(22)出願日 平成6年(1994)8月15日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 土井 一英

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72)発明者 三浦 正幸

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72)発明者 平野 尚彦

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(74)代理人 弁理士 竹村 壽

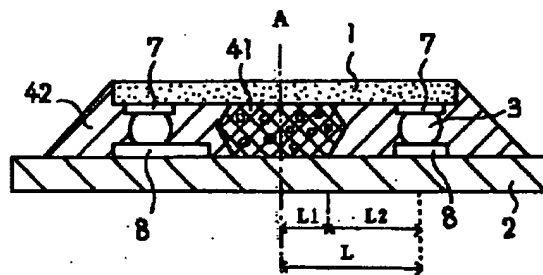
最終頁に続く

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】 (修正有)

【目的】 半田バンプを介してチップを回路基板にフリップチップ接続した長期信頼性の高い半導体装置及び接続作業性の良いその製造方法を提供する。

【構成】 半導体素子(チップ)1は半田バンプ3により回路基板2に取付けられ、回路基板の配線層8に接続され、半導体素子1と回路基板2の間にはヤング率の異なる第1の樹脂41と第2の樹脂42とが充填されている。チップ1と回路基板2の間隙のチップ中央部分に充填されている第1樹脂41はチップ周辺部に充填された第2の樹脂42よりヤング率が高く堅いので、チップを十分固定できる。さらに第1樹脂はフィラーを含有し第2樹脂を含有していないので、第2樹脂は容易に狭いチップ1と回路基板2との間隙に入込むことができる。また半導体装置をくり返し使用後でも、チップ中心を固定する第1樹脂が存在するので、半田バンプの上面と下面の変位差が小さくバンプの長期信頼性は低下しない。



1

【特許請求の範囲】

【請求項1】 回路基板と、

はんだバンパからなる突起電極によって前記配線基板に取り付けられ、この回路基板の配線層に電気的に接続された少なくとも1つの半導体素子と、

前記半導体素子と前記配線基板との間に充填されたヤング率の異なる第1の樹脂と第2の樹脂とを備え、

前記第1の樹脂は前記半導体素子の中央部に充填され、

前記第2の樹脂は前記半導体素子の周辺部に充填されており、かつ前記第1の樹脂は前記第2の樹脂よりヤング率

【請求項2】 前記第1の樹脂にはフィラーが含有されており、前記第2の樹脂にはフィラーが実質的に含有されていないことを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記回路基板には窪みが形成されており、前記半導体素子の中央部分に充填されている前記第1の樹脂の一部がこの窪みの中に固定されていることを特徴とする請求項1又は請求項2に記載の半導体装置。

【請求項4】 前記第2の樹脂の熱膨張係数は、前記突起電極の熱膨張係数とほぼ等しいことを特徴とする請求項1乃至請求項3のいずれかに記載の半導体装置。

【請求項5】 回路基板に半導体素子を所定のヤング率を有する第1の樹脂によって仮付けする工程と、

前記半導体素子の前記突起電極をはんだリフローにより前記回路基板に接続する工程と、

前記第1の樹脂よりヤング率の小さい第2の樹脂を前記半導体素子と回路基板との間に流し込み、その後この第1の樹脂と第2の樹脂とを硬化させる工程とを備えていることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、回路基板に半導体素子がそのはんだバンパなどの突起電極を介して接続された構造の半導体装置に関するものである。

【0002】

【従来の技術】従来、半導体素子を回路基板に搭載するには、半導体素子（以下、チップという）から導出した複数のリード先端を回路基板上の配線パターンに電気的に接続するか、あるいは、半導体素子を直接回路基板に搭載し、ワイヤボンディング、TAB (Tape Automated Bonding) により電気的に接続するなどの方法がある。しかし、チップからリードを突出させて回路基板に取付けることは、半導体装置の高密度実装化に対する大きな障害になっている。特に近年、半導体装置の用途は多様化し、さらに高密度実装化が進んでおり、例えば、メモ리카ードのような薄い回路基板を用い、しかもメモリ素子の実装数も増加する傾向にある中で、リードを用いてチップを実装することには限界がある。そこで、チップに形成した複数の接続電極を直接回路基板の配線パターン

2

に接続するフリップチップ法が注目されている。

【0003】図9及び図10は、シリコンチップを回路基板にフリップチップ接続した従来の半導体装置を示している。図9のチップ1は、その表面に内部の集積回路に電気的に接続された接続電極として用いられるA1などのパッド電極7と、このパッド電極7の上に接続され、Pb、Snなどを主成分とする低融点金属のはんだバンパから構成された高さ約100μmの突起電極3を備えている。この回路基板2には複数のチップ1が実装されている。チップ上の複数の突起電極3は、回路基板2の表面に形成された配線層8の配線パターンに電気的に接続されることによって回路基板2に搭載される。突起電極3は、低融点金属以外にも金を使用することもあるし、絶縁性の球状体の表面に導電層を形成した電極を用いることもある。低融点金属としては、Pb-Sn、In-Snはんだなどが知られている。回路基板2には、ガラス基材にエポキシ樹脂を含浸させて積層してなるプリント基板、セラミック基板、シリコン半導体基板等が用いられている。

【0004】図10は、従来の他の例であり、構造が同じなので、回路基板2には配線層8の配線パターンが形成されている。チップ1は、接続電極として用いられるA1などのパッド電極7と、このパッド電極7の上に接続され、高さ約100μm程度のはんだバンパなどの突起電極3を備えている。この様に回路基板2には複数のチップ1が実装されている。チップ上の複数の突起電極3は、回路基板2の表面に形成された配線層8の配線パターンに電気的に接続されることによって回路基板2に搭載される。一般に、半導体装置はその使用に際してチップから発生する熱によって温度上昇する。チップから発生した熱は、前記突起電極を通して回路基板に伝わり、回路基板をも高温にする。この時チップと回路基板が熱膨張する。図9及び図10に示すようなフリップチップ接続では、チップ1と回路基板2の熱膨張係数に違いがあると、それにより発生する熱応力は突起電極3に集中する。図10では、このような応力を緩和するために、チップ1と回路基板2との間に樹脂4を充填してこの間を樹脂封止している。

【0005】回路基板にチップを取り付けてから樹脂封止するまでの図10に示す半導体装置の従来方法を図11及び図12を参照して説明する。チップ1のパッド電極7に接続されたはんだバンパの突起電極3は、回路基板2の配線層8の配線パターン上に載置されて仮止めされる。次に突起電極3（以下、はんだバンパという）をリフローすることによって、これを配線パターンに接続する（図11）。次にチップ1と回路基板2との間にエポキシ樹脂やポリイミドなどの樹脂4を流し込む（図12）。なお、従来から半導体装置の樹脂封止体材料の1つとして知られているシリコン樹脂はヤング率が小さすぎてこの樹脂封止材料には用いられていなかった。次

3

いで、流し込まれた樹脂を硬化させてチップ1を回路基板2に実装する(図10参照)。

【0006】

【発明が解決しようとする課題】以上のように、樹脂封止を用いないフリップチップ接続では、半導体装置の長期信頼性の確保が難しい。とくに、高密度化し、チップサイズが大きくなる現状では、チップと回路基板の熱膨張係数の違いによって突起電極に熱応力が集中するので、この長期信頼性を確保するのは難しくなっている。樹脂封止したフリップチップ接続では、はんだバンパに集中する応力を緩和するために樹脂の物性値を最適に選定する必要がある。樹脂封止体の材料は、一般にはんだの熱膨張係数に近い樹脂が良いとされている。ところで、樹脂の物性値は、樹脂中に含まれるフィラーの量に依存している。フィラーのサイズは、数 μm 〜数 $10\mu\text{m}$ であり、通常は $10\sim 20\mu\text{m}$ 程度である。しかし、フリップチップ接続の接続ピッチが小さくなる場合、はんだバンパ間のスペースやチップと回路基板間のスペースも同様に小さくなる。その時ヤング率などの物性値を最適にした樹脂を選定しても、樹脂中のフィラーのサイズが大きいために回路基板とチップとの隙間に樹脂が入らないという問題が発生する。これは、とくに $100\mu\text{m}$ ピッチ以下のような微細な接続ピッチのときに問題となっている。また、フィラーを含有しない樹脂を用いたときは最適物性値を持つ樹脂を選定できないために半導体装置の長期信頼性を低下させている。

【0007】また、従来のチップの実装方法では、チップを回路基板に仮付けしてからリフローにより接続するまでの間、チップと回路基板は主としてフラックスの粘着力で保持される。この時フラックスの物性として粘着力が必要となるが、粘着力の大きいフラックスは、これを塗布した時の広がり性が悪く作業性が良くない。また、微細な接続ピッチの時に確実に全電極が薄くフラックスを塗布するのが難しい。さらに近年注目されているフラックスレス接続ではチップと回路基板の保持力は、はんだバンパを押し付けたときのはんだの粘着力のみとなり信頼性に欠ける傾向にある。フリップチップ接続としては、はんだバンパのリフロー接続ではなくAu-Auの加圧による接続では、チップと回路基板の位置合わせ前に接着剤を塗布し仮付けする工程を含んでいるが、はんだバンパを用いたフリップチップ接続では、はんだバンパをリフローしたときのセルフアライメント効果を期待しているために、リフロー前に接着剤で固めてしまうのは都合が悪い。本発明は、このような事情によりなされたものであり、チップをはんだバンパを介して回路基板にフリップチップ接続した長期信頼性の高い半導体装置を提供し、また、接続作業性の良い半導体装置の製造方法を提供することを目的にしている。

【0008】

【課題を解決するための手段】本発明は、チップのはん

4

だバンパなどの突起電極を回路基板に直接接続するフリップチップ接続を用いた半導体装置において、チップと回路基板との間に物性値の異なる第1の樹脂及び第2の樹脂を充填したことに特徴がある。即ち、本発明の半導体装置は、回路基板と、はんだバンパからなる突起電極によって前記回路基板に取り付けられ、この回路基板の配線層に電気的に接続された少なくとも1つの半導体素子と、前記半導体素子と前記回路基板との間に充填されたヤング率の異なる第1の樹脂と第2の樹脂とを備え、前記第1の樹脂は、前記半導体素子の中央部に充填され、前記第2の樹脂は、前記半導体素子の周辺部に充填され、かつ前記第1の樹脂は、前記第2の樹脂よりヤング率が大きいことを特徴としている。前記第1の樹脂にはフィラーを含有するようにし、前記第2の樹脂にはフィラーが実質的に含有されていないようにしても良い。前記回路基板には窪みが形成されており、前記半導体素子の中央部分に充填されている前記第1の樹脂の一部がこの窪みの中に固定されているようにしても良い。

【0009】また、本発明の半導体装置の製造方法は、回路基板に半導体素子を所定のヤング率を有する第1の樹脂によって仮付けする工程と、前記半導体素子の前記突起電極をはんだリフローにより前記回路基板に接続する工程と、前記第1の樹脂よりヤング率の小さい第2の樹脂を前記半導体素子と回路基板との間に流し込み、その後この第1の樹脂と第2の樹脂を硬化する工程とを備えていることを特徴とする。

【0010】

【作用】チップと回路基板との間隙のチップの中央部分に充填されている第1の樹脂はチップ周辺部に形成される第2の樹脂よりヤング率が大きく堅いので、チップを十分固定することができる。また、第1の樹脂にフィラーが充填されており、第2の樹脂にはフィラーが充填されていないので、第2の樹脂は容易に狭いチップと回路基板との間隙に入り込むことができる。また、半導体装置を繰り返し使用した後も、チップ中心を固定する第1の樹脂が存在するので、はんだバンパの上面と下面との変位差が小さく、したがってのはんだバンパの長期信頼性の低下は発生しない。

【0011】

【実施例】以下、本発明の実施例を図面を参照して説明する。まず、図1及び図2を参照して第1の実施例を説明する。図1は、半導体装置の平面図、図2は、そのA-A'線に沿う部分の断面図である。チップ(半導体素子)1は、その表面に内部に形成されたメモリや論理回路などの集積回路と電気的に接続され、接続電極として用いられるA1などのパッド電極7と、このパッド電極7の上に接続され、Pb、Snなどを主成分とする低融点金属のはんだバンパから構成された高さ $100\mu\text{m}$ 程度の突起電極3を備えている。図1ではパッド電極及び回路基板上の配線層の表示は省略している。図1に示す

ように、はんだバンパ3は、チップ1の周辺部に整列されている。また、回路基板2には複数のチップ1が実装されている。チップ1上の複数のはんだバンパ3は、回路基板2の表面に形成された配線層8の配線パターンに電気的に接続されることによって回路基板2に搭載される。図1では回路基板上の配線層の表示は省略している。低融点金属としては、Pb-Sn、In-Sn半田などが知られている。回路基板2には、ガラス基材にエポキシ樹脂を含浸させて積層してなるプリント基板、セラミック基板、シリコン半導体基板等が用いられている。

【0012】一般に、半導体装置はその使用に際してチップから発生する熱によって温度上昇する。チップから発生した熱は、はんだバンパなどの突起電極を通して回路基板に伝わり、回路基板をも高温にする。この時チップと回路基板が熱膨張する。本発明のようなフリップチップ接続では、チップ1と回路基板2の熱膨張係数に違いがあると、それにより発生する熱応力は突起電極3に集中する。本発明ではこのような応力を緩和するため、チップ1と回路基板2との間に樹脂を充填してこの間を樹脂封止している。そして、チップ1と回路基板2との間に充填されている樹脂は、チップ1の中央部分に配置されているエポキシ樹脂などの第1の樹脂41と、チップ1の周辺部分に配置され、やはりエポキシ樹脂などからなる第2の樹脂42から構成されている。第1の樹脂41にはシリカなどのフィラー5が添加されていてそのヤング率が大きく、第2の樹脂42には実質的にフィラーは含有されていないか、含有されていても非常にその量は少ないのでヤング率が小さい。

【0013】以上述べたように、チップ1は回路基板2に実装されており、はんだバンパ3によってフリップチップ接続されている。ここで、はんだバンパ（突起電極）の半導体装置における信頼性について説明する。図13は、回路基板2にフリップチップ接続により搭載したチップ1を使用したときに発生する熱に起因する回路基板等の伸びを示している。チップと回路基板との間に樹脂が充填されていない場合もしくはヤング率があまり大きくない樹脂が一様に充填されている場合において、チップ1と回路基板2とは熱膨張係数に差があるので、半導体装置の使用時にははんだバンパ3のチップ1及び回路基板2上の相対位置が異なり変位の差（ ΔL ）が生じる。したがって、半導体装置を使用していないときははんだバンパのチップ側（図の上側）と回路基板側（図の下側）の位置の変位の差を0とすると、半導体装置を使用する前の低温時のチップ1の中心（A点）から所定のはんだバンパ3までの距離をLとし、半導体装置の使用時の温度上昇によってA点からはんだバンパ3までの距離がチップ1は $\Delta L1$ まで伸び、回路基板2は、 $\Delta L2$ まで伸びるので、使用時の前記変位の差 ΔL は、 $(\Delta L2 + L) - (\Delta L1 + L) = \Delta L2 - \Delta L1$ で表され

る。

【0014】そして、はんだバンパの信頼性は、半導体装置を繰り返し使用したときにはんだバンパの上面と下面の変位の差の逆数に関係する。つまり前記変位の差 ΔL が大きいほど応力ははんだバンパに集中して半導体装置の長期信頼性は低下する。一方、このような説明によれば従来の半導体装置（図9参照）では、図14に示す変位の差 ΔL は、チップの中心からはんだバンパまでの距離に比例するのでチップサイズが大きくなれば信頼性もそれにしたがって低下する。これに反し、本発明の、たとえば図2に示す半導体装置では、チップ1の中央部分にヤング率の大きな第1の樹脂41が充填されており、この第1の樹脂41がこの部分（距離L1）のチップ1を回路基板2に強固に固定している。そのためこの部分では、チップ1と回路基板2との変位の差が発生しない。つまり、この部分でははんだバンパ3の長期信頼性に関係しない。この信頼性は、チップ1の周辺に充填された第1の樹脂41の端からはんだバンパ3までのヤング率の小さい第2の樹脂42の部分（距離L2）で決まり、信頼性に関係する部分が従来のチップ1中心からはんだバンパ3までの距離Lより小さくなる（ $L > L2$ ）ので、本発明では、信頼性の低下が減少する。

【0015】本発明によれば、第1の樹脂41の端からはんだバンパ3までの距離L2を100～500 μm の範囲内に固定することにより、チップサイズが大きくなっても、チップ3の中心から第1の樹脂41の端までの距離L1を大きくすれば、はんだバンパ3の信頼性低下は起こらない。第1の樹脂41は、チップ1を固定するために存在し、第2の樹脂42は、はんだバンパの保護に用いられる。第1の樹脂のヤング率は、400kg/mm²以上、好ましくは、400～1000kg/mm²にすることが望ましい。第2の樹脂のヤング率は、第1の樹脂のヤング率より小さくし、又、400kg/mm²以下、好ましくは、100kg/mm²以下にするのが望ましい。第2の樹脂の熱膨張係数は、はんだバンパの熱膨張係数と同じか、それに近いものを選び、材料の選択によってははんだバンパにかかる応力を少なくする。はんだバンパの材料は、例えば、Pb-Sn、In-Snなどを主成分とし、その熱膨張係数は20～40 $\times 10^{-6}/^{\circ}\text{C}$ であるのが適当である。

【0016】この実施例の特徴は、第1の樹脂41にはフィラー5が添加されていてそのヤング率が大きく、一方、第2の樹脂42には実質的にフィラーは添加されておらず、したがってヤング率が小さいことにある。第2の樹脂にはフィラーが実質的に含有されていないので、半導体装置の微細化が進んで、チップと回路基板との間隙が著しく小さくなっても、第2の樹脂は、フィラー粒子が障害にならずに流暢に前記間隙に流れ込むことができる。また、フィラー5の添加量を変化させることによってそのヤング率を適宜変えることができる。従来のフ

7

リップチップ接続に用いる樹脂に混入されるフィラーや本発明の第2の樹脂に混入されるフィラーには、はんだバンパがショートするのを防ぐために導電性フィラーを用いることができないが、本発明の第1の樹脂では、この樹脂がバンパ接続部回りには充填されないので、Agなどの金属フィラーを用いることができる。この場合樹脂の熱伝導率が良くなるので、シリコンチップで発生する熱を効率よく回路基板に逃がすことが可能になるというメリットがある。いづれにしてもこの発明に用いられるフィラーサイズは、数〜数10 μm 、好ましくは、100〜200 μm が適当である。

【0017】次に、図3を参照して第2の実施例を説明する。図は、半導体装置の断面図である。チップ1は、その表面に内部に形成されたメモリや論理回路などの集積回路と電気的に接続され、接続電極として用いられるAlなどのパッド電極7と、このパッド電極7の上に接続され、Pb、Snなどを主成分とする低融点金属のはんだバンパから構成された高さ100 μm 程度の突起電極3を備えている。はんだバンパ3は、チップ1の周辺部に整列されている。また、回路基板2には複数のチップ1が実装されている。チップ1上の複数ののはんだバンパ3は、回路基板2の表面に形成された配線層8の配線パターンに電気的に接続されることによって回路基板2に実装される。ここで用いる低融点金属としては、Pb-Sn、In-Sn半田などがある。回路基板2には、ガラス基材にエポキシ樹脂を含浸させて積層してなるプリント基板、セラミック基板を用い、あるいはMCMとして知られるシリコン半導体基板を回路基板とするもの等も用いられる。

【0018】本発明でははんだバンパ3にかかる熱応力を緩和するために、チップ1と回路基板2との間に樹脂を充填してこの間を樹脂封止している。そして、チップ1と回路基板2との間に充填されている樹脂は、チップ1の中央部分に配置されているエポキシ樹脂などのヤング率の大きい第1の樹脂41と、チップ1の周辺部分に配置され、シリコン樹脂などのヤング率の小さい第2の樹脂42から構成されている。この実施例の特徴は、所定の大きさのヤング率を備えた第1の樹脂と第2の樹脂とを選択するにあたって、互いにヤング率の異なる異なる樹脂材料を用いることにある。第1の樹脂にヤング率の大きいエポキシ樹脂を用い、第2の樹脂にヤング率の小さいシリコン樹脂を用いることによって第1の実施例と同様に第1及び第2の樹脂に所定の大きさのヤング率を得ることができる。従来ヤング率が小さすぎて図12に示す半導体装置の樹脂には不向きであり用いられていなかったシリコン樹脂もこの実施例では、チップの周辺部に施される第2の樹脂に適しているので、最適な材料として利用し得る。

【0019】この実施例の半導体装置では、チップ1の中央部分にヤング率の大きい第1の樹脂41が充填され

8

ており、この第1の樹脂41がこの部分のチップ1を回路基板2に強固に固定している。そのためこの部分では、チップ1と回路基板2との変位の差が発生しない。つまり、この部分ははんだバンパ3の長期信頼性に関係しない。第1の樹脂41の端からはんだバンパ3までの距離L2を100〜500 μm の範囲内に固定することにより、チップサイズが大きくなっても、チップ3の中心から第1の樹脂41の端までの距離L1を大きくすれば、はんだバンパ3の信頼性低下は起こらない。第1の樹脂41は、チップ1を固定するために存在し、第2の樹脂42は、はんだバンパの保護に用いられる。第1の樹脂のヤング率は、400kg/mm²以上、好ましくは400〜1000kg/mm²にすることが望ましい。第2の樹脂のヤング率は、第1の樹脂のヤング率より小さくし、又、400kg/mm²以下、好ましくは、100kg/mm²以下にするのが望ましい。第2の樹脂の熱膨張係数は、はんだバンパの熱膨張係数と同じか、それに近いものを選び、材料の選択によってははんだバンパにかかる応力を少なくする。はんだバンパの材料は、例えば、Pb-Sn、In-Snなどを主成分とし、その熱膨張係数は20〜40 $\times 10^{-6}/^{\circ}\text{C}$ であるのが適当である。

【0020】次に、図4を参照して第3の実施例を説明する。図は、半導体装置の断面図である。チップ1は、その表面に内部に形成されたメモリや論理回路などの集積回路と電気的に接続され、接続電極として用いられるAlなどのパッド電極7と、このパッド電極7の上に接続され、Pb、Snなどを主成分とする低融点金属のはんだバンパから構成された高さ100 μm 程度の突起電極3を備えている。はんだバンパ3は、チップ1の周辺部に整列されている。また、回路基板2には複数のチップ1が実装されている。チップ1上の複数ののはんだバンパ3は、回路基板2の表面に形成された配線層8の配線パターンに電気的に接続されることによって回路基板2に搭載される。低融点金属としては、Pb-Sn、In-Sn半田などが知られている。回路基板2には、ガラス基材にエポキシ樹脂を含浸させて積層してなるプリント基板、セラミック基板、あるいはMCMとして知られるシリコン半導体基板がある。

【0021】本発明でははんだバンパ3にかかる熱応力を緩和するために、チップ1と回路基板2との間に樹脂を充填してこの間を樹脂封止している。そして、チップ1と回路基板2との間に充填されている樹脂は、チップ1の中央部分に配置されているエポキシ樹脂などの第1の樹脂41と、チップ1の周辺部分に配置され、やはりエポキシ樹脂などからなる第2の樹脂42から構成されている。第1の樹脂41にはフィラーが添加されていてそのヤング率が大きく、第2の樹脂42には実質的にフィラーは含有されていないか、含有されていても非常に少ないのでヤング率が小さい。この実施例の特徴は、回

路基板2の第1の樹脂41が配置される回路基板2の表面に窪み6が形成させることに特徴がある。この窪み6に第1の樹脂41を充填させることによって回路基板2にこれを固着することができる。

【0022】この実施例の半導体装置では、チップ1の中央部分にヤング率の大きな第1の樹脂41が充填されており、この第1の樹脂41がこの部分のチップ1を回路基板2に強固に固定している。そのためこの部分では、チップ1と回路基板2との変位の差が発生しない。つまり、この部分でははんだバンプ3の長期信頼性に関係しない。第1の樹脂41の端からはんだバンプ3までの距離L2を100〜500 μ mの範囲内に固定することにより、チップサイズが大きくなっても、チップ3の中心から第1の樹脂41の端までの距離L1を大きくすれば、はんだバンプ3の信頼性低下は起こらない。第1の樹脂41は、チップ1を固定するために存在し、第2の樹脂42は、はんだバンプの保護に用いられる。第1の樹脂のヤング率は、400kg/mm²以上、好ましくは、400〜1000kg/mm²にすることが望ましい。第2の樹脂のヤング率は、第1の樹脂のヤング率より小さくし、また400kg/mm²以下、好ましくは、100kg/mm²にするのが望ましい。第2の樹脂の熱膨張係数は、はんだバンプの熱膨張係数と同じかそれに近いものを選び、材料の選択によってはんだバンプにかかる応力を少なくする。はんだバンプの材料は、例えば、Pb-Sn、In-Snなどを主成分とし、その熱膨張係数は20〜40 $\times 10^{-6}$ /°Cであるのが適当である。

【0023】次に、図5及至図8を参照して第4の実施例を説明する。この実施例は、図1及び図2に示す半導体装置の製造工程を説明するものであり、図はいずれもその半導体装置の製造工程断面図である。回路基板2には所定の配線パターンを備えた配線層8が形成されている。この回路基板2の配線層8が形成されている主面にフィラーが含有されたヤング率の大きい第1の樹脂41を塗布する(図5)。次に、シリコンチップ1を回路基板2の上に塗布した第1の樹脂41に載せてチップ1を回路基板2に仮止めする。この時第1の樹脂41は、チップ1の中心に配置されるように仮止めされる。チップ1の表面の4辺には複数個のパッド電極7が整列されており、各パッド電極7の上にははんだバンプ3が接続されている。チップ1を第1の樹脂41に仮止めたときにはんだバンプ3は、配線層8の所定の位置に載せられている(図6)。次に回路基板2を加熱処理し、はんだバンプ3をリフローしてこれをフリップチップ接続する(図7)。次に、ヤング率が第1の樹脂より小さい第2の樹脂42をチップ1と回路基板2との間隙に流し込む(図8)。第2の樹脂42をこの間隙に流し込んでから加熱して硬化すると、図2に示す半導体装置が形成される。

【0024】以上のように、チップと回路基板との間隙に充填される樹脂の内、第1の樹脂はチップの仮止めに用いられる。したがって、この第1の樹脂は、チップが回路基板に固定される前に回路基板に塗布されるのであって、従来のように前記間隙に流し込まれるものではない。そのために第1の樹脂にはどのようなフィラーがどの程度添加されても自由であり、必要に応じてヤング率を適宜大きくすることができる。また逆に第2の樹脂にはフィラーを入れなくても、またほとんど入れなくても良いので、フリップチップ接続の接続ピッチが小さくなり、はんだバンプ間のスペースやチップと回路基板間のスペースも同様に小さくなった場合でも、樹脂中に含まれるフィラーサイズが大きいためにチップ/回路基板間に樹脂が入らないという問題が発生しない。そのため、第1の樹脂にしても、第2の樹脂にしても必要とする最適な特性の樹脂を選択することができ、半導体装置の信頼性が向上する。また、ヤング率が小さいために樹脂封止体に不適だったシリコン樹脂などの樹脂も第2の樹脂に用いて最適になるなど材料の選択の幅も広がる。また、チップを回路基板に仮付けしてからリフローにより接続するまでの間は、第1の樹脂の粘着力でチップと回路基板が保持されるために、フリップチップ接続作業の信頼性が向上する。リフローにおけるはんだのセルフアライメント効果を妨げないために、第1の樹脂は、はんだリフロー工程では硬化しないものを用いる。フィラーにはシリカのほかにタルクなども使用し得る。

【0025】

【発明の効果】以上の様に本発明はチップをはんだバンプを介して回路基板にフリップチップ接続した半導体装置において、従来より熱応力をはんだバンプに与えないので、長期信頼性が向上する。また、第2の樹脂に添加されるフィラーを無くすか極く少なくすることができるので、樹脂のチップ/回路基板間への流し込みが容易になり、接続作業の信頼性が向上する。さらにチップサイズが大きくなっても、接続ピッチが微細化してもその製造は容易になる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の半導体装置の平面図。

【図2】図1のA-A'線に沿う部分の断面図。

【図3】第2の実施例の半導体装置の断面図。

【図4】第3の実施例の半導体装置の断面図。

【図5】第4の実施例の半導体装置の製造工程断面図。

【図6】第4の実施例の半導体装置の製造工程断面図。

【図7】第4の実施例の半導体装置の製造工程断面図。

【図8】第4の実施例の半導体装置の製造工程断面図。

【図9】従来の半導体装置の断面図。

【図10】従来の半導体装置の断面図。

【図11】従来の半導体装置の製造工程断面図。

【図12】従来の半導体装置の製造工程断面図。

【図13】使用時の動作を説明する半導体装置の断面

1 1

1 2

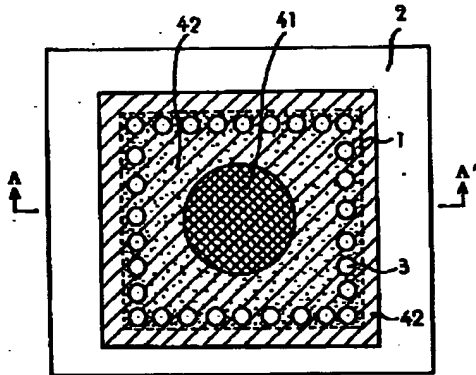
図。

【符号の説明】

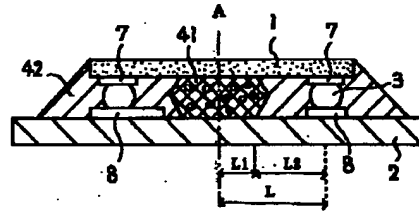
- 1 チップ（半導体素子）
 2 回路基板
 3 はんだバンプ（突起電極）
 4 樹脂

- 5 フィラー
 6 回路基板の窪み
 7 パッド電極
 8 配線層
 41 第1の樹脂
 42 第2の樹脂

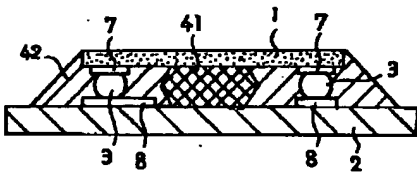
【図1】



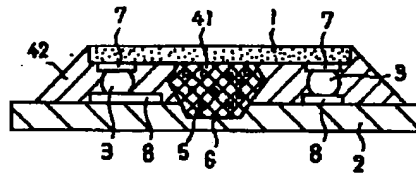
【図2】



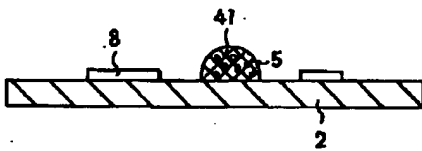
【図3】



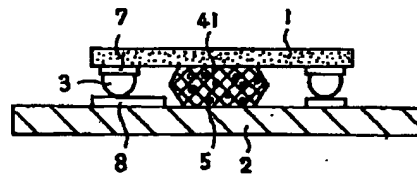
【図4】



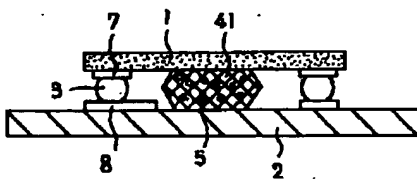
【図5】



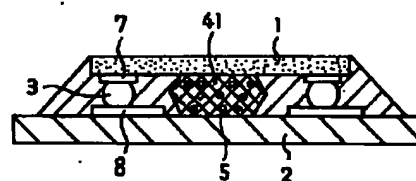
【図6】



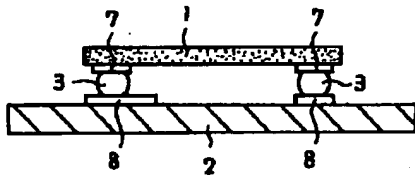
【図7】



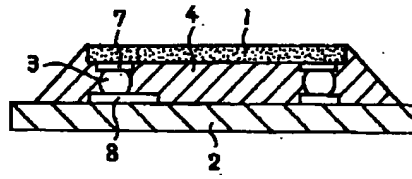
【図8】



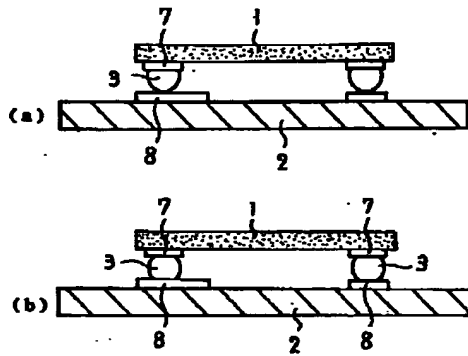
【図9】



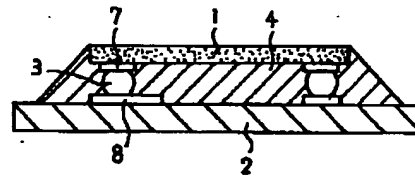
【図10】



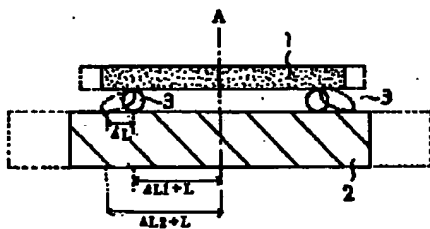
【図11】



【図12】



【図13】



フロントページの続き

(51)Int. Cl.⁶

H01L 23/29

23/31

識別記号 庁内整理番号

F I

技術表示箇所

(72)発明者 岡田 隆

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

(72)発明者 蛭田 陽一

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内